

ЗМІСТ

Вступ	2
1. ФОРМИ ЗОБРАЖЕННЯ ІНФОРМАЦІЇ.....	5
1.1. Історія розвитку засобів комп'ютерної техніки.....	5
1.2. Характеристика електричних сигналів	6
1.3. Проходження прямокутних імпульсів через RC-ланцюжки.....	9
2. ІНТЕГРОВАНІ СИСТЕМИ ЕЛЕМЕНТІВ	15
2.1. Принципи схемотехніки цифрових інтегральних схем.....	15
2.2. Транзистор як технічна основа реалізації логічних функцій	15
2.2.1. Ключ із спільним емітером	16
2.2.2. Ключі на МОН-транзисторах.....	24
2.2.3. Перемикач струму.....	28
2.3. Класифікація й основні параметри базових логічних елементів	30
2.4. Базовий логічний елемент транзисторно-транзисторної логіки.....	34
2.5. Базовий логічний елемент емітернозв'язаної логіки.....	44
2.6. Елементи на МОН-транзисторах.....	46
2.6.1. Елементи на однотипних МОН-транзисторах	46
2.6.2. Елементи на комплементарних МОН-транзисторах	47
2.7. Базовий логічний елемент інжекційної логіки.....	52
2.8. Порівняльна оцінка базових логічних елементів.....	56
3. ЛОГІЧНІ ОСНОВИ ПОБУДОВИ ЕЛЕМЕНТІВ.....	61
3.1. Логічні основи побудови елементів	61
3.2. Логічні елементи. Взаємна відповідність булевих функцій та логічних елементів.....	64
3.3. Основні аксіоми і закони булевої алгебри.....	66
3.4. Мінімізація логічних функцій за допомогою карт Карно.....	71
3.5 Синтез комбінаційних пристроїв.....	82
4. ЦИФРОВІ ПРИСТРОЇ КОМБІНАЦІЙНОГО ТИПУ	91
4.1. Дешифратори.....	91
4.2. Шифратори	98
4.3. Мультиплексори.....	102
4.4. Демультиплексори	109
4.5. Суматори.....	116
4.6. Компаратори.....	123
4.7. Програмовані логічні матриці	127
5. СХЕМОТЕХНІКА ЦИФРОВИХ ЕЛЕМЕНТІВ	134
5.1. Поняття про цифрові елементи з пам'яттю.....	134
5.2. Тригери на логічних елементах	136

5.2.1. RS-тригери.....	137
5.2.2. Універсальні тригери (JK-тригери).....	142
5.2.3. D-тригери.....	147
5.2.4. T-тригери.....	152
5.3. Синтез тригерів із заданими умовами функціонування.....	153
6. СХЕМОТЕХНІКА ЦИФРОВИХ ВУЗЛІВ.....	158
6.1. Регістри.....	158
6.2. Регістри зсуву.....	160
6.3. Лічильники імпульсів.....	164
6.3.1. Лічильники з послідовним перенесенням.....	166
6.3.2. Лічильники з наскрізним перенесенням.....	169
6.3.3. Лічильники з паралельним перенесенням.....	171
6.4. Дільники імпульсів.....	173
7. ПЕРЕТВОРЕННЯ АНАЛОГОВИХ СИГНАЛІВ У ЦИФРОВІ.....	178
7.1. Загальні відомості про перетворювачі.....	178
7.2. Цифроаналогові перетворювачі.....	183
7.2.1. Основні параметри та класифікація.....	183
7.2.2. ПКН на матриці резисторів з ваговими опорами.....	187
7.2.3. ПКН на матриці резисторів $R - 2R$	189
7.2.4. Особливості застосування ЦАП.....	192
7.3. Аналого-цифрові перетворювачі.....	193
7.3.1. Основні параметри та класифікація.....	193
7.3.2. Перетворювачі напруги в код послідовного рахунку.....	196
7.3.3. Перетворювачі напруги в код порозрядного кодування.....	200
7.3.4. Паралельні перетворювачі напруги в код.....	205
7.4. Основні напрями розвитку перетворювачів інформації.....	208
8. СХЕМОТЕХНІКА КОМБІНАТОРНИХ ВУЗЛІВ.....	211
8.1. Комбінаторні вузли.....	211
8.1.1. Кодування чисел для виконання арифметичних операцій.....	211
8.1.2. Виконання операцій над двійковими числами.....	214
8.1.3. Реалізація множення та ділення.....	216
8.1.4. Арифметико-логічні пристрої.....	219
8.2. Таймери.....	222
9. ПРОГРАМУВАЛЬНІ ЛОГІЧНІ ІНТЕГРАЛЬНІ СХЕМИ (ПЛІС).....	228
9.1. Загальні відомості.....	228
9.2. ПЛІС типу CPLD.....	229
9.3. ПЛІС типу FPGA.....	232
9.4. ПЛІС типу SOC.....	236

9.5. Проектування цифрових пристроїв на ПЛІС	238
9.5.1. Засоби описування проекту	238
9.5.2. Мова опису апаратури AHDL	239
9.5.3. Мова опису апаратури VHDL	240
9.5.4. Мова опису апаратури Verilog HDL.....	241
9.5.5. Система проектування MAX+PLUSII.....	242
10. ЦИФРОВІ КОМП'ЮТЕРИ	246
10.1. Арифметико-логічний пристрій (АЛП)	246
10.2 Пристрій керування	249
10.3 Структура мікропроцесорної системи	257
10.4 Введення-виведення інформації	270
11. ЗАПАМ'ЯТОВУЮЧІ ПРИСТРОЇ.....	278
11.1. Запам'ятовуючі пристрої	278
11.3. Система керування пам'яттю в персональній ЕОМ.....	295
11.4. Захист пам'яті в мультипрограмних ЕОМ	300
12. ПРОЦЕСОРИ.....	309
12.1. Режими адресації й формати команд 16-розрядного процесора.....	309
12.2 Кодування команд.....	316
12.3 Архітектура процесора. Взаємодія основних вузлів і пристроїв персонального комп'ютера при автоматичному виконанні команди. Архітектура 32-розрядного мікропроцесора.	321
13. УНІВЕРСАЛЬНІ ПРОЦЕСОРИ	338
13.1. Регістрова структура універсального мікропроцесора	338
13.2. Основні напрямки розвитку архітектури універсальних мікропроцесорів.....	381
14. ПАРАЛЕЛЬНІ ОБЧИСЛЕННЯ	387
14.1. Паралельні структури обчислювальних систем.....	387
14.2 Мікропроцесорні системи й способи розпаралелювання	406
14.3. Розпаралелювання у ОР на рівні виконавчих пристроїв.....	422
14.4. Паралельна обробка стека й статичне розпаралелювання у вирішальному полі	434
14.5. Апаратна підтримка мови користувача – основна концепція мультипроцесорних систем.....	445
15. RISC-ПРОЦЕСОРИ	458
15.1. Мікропроцесори з RISC- архітектурою	458
15.2. Багатопроцесорні й багатомашинні обчислювальні системи.....	468
15.3. Процесори цифрової обробки сигналів	482
Використана література.....	508